

ЦИКЛ 192 строк

НАЧАЛО ->	4050	72	LD (HL), D	HL = 4050, csync 1	7	
	4051	6B	LD L, E		4	младший байт перехода blank 0 из E в L
	4052	15	DEC D		4	корректировка D для csync 0
	4053	72	LD (HL), D	HL = 4093, csync 0	7	
	4054	60	LD H, B		4	старший байт перехода blank 0 из B в H
	4055	7C	LD A, H		4	
	4056	ED 47	LD I, A		9	
	4058	E9	JP (HL)	HL = 2093 blank 0	4	
	2093	ED 49	OUT (C), C	BC = 2013	12	
	2095	CB 8A	RES 1, D		8	корректировка D для border 0
	2097	72	LD (HL), D	HL = 2093, border 0	7	
	2098	AE	XOR (HL)	2093 60'	7	рассчитать старший байт перехода blank 1: 40 = 20 xor 60
	2099	08	EX AF, AF'		4	счетчик циклов достать из альтернативного набора, старший байт перехода blank 1 спрятать в альтернативном наборе
	209A	3C	INC A		4	увеличить счетчик циклов на 1
	209B	6F	LD L, A		4	временно сохранить счетчик циклов в L
	209C	E6 D7'	AND \$D7		7	рассчитать значение для записи в регистр D11
	209E	F6 10'	OR \$10		7	
	20A0	4F	LD C, A		4	поместить полученное значение в C (для вывода в порт, т.е. в D11, в следующем цикле)
	20A1	7D	LD A, L		4	извлечь счетчик циклов из L
	20A2	FD B4	OR IYH		8	рассчитать значение для записи в регистр D10
	20A4	57	LD D, A	7	4	полученное значение в D
	20A5	7D	LD A, L		4	сравнить счетик циклов со 192 (десятичное)
	20A6	FE C0'	CP \$C0		7	
	20A8	20 AF'	JR NZ, \$2059		12	переход, если счетчик циклов не достиг 192
	2059	1E 00'	LD E, \$00		7	задержка 7 тактов
	205B	1E 93'	LD E, \$93		7	младший байт перехода blank 0 в E
	205D	18 27'	JR \$2086		12	
	2086	2E 50'	LD L, \$50		7	младший байт перехода blank 1 в L
	2088	15	DEC D		4	корректировка D
	2089	08	EX AF, AF'		4	счетчик циклов спрятать в альтернативном наборе, старший байт перехода blank 1 достать из альтернативного набора
	208A	A7	AND A		4	задержка 4 такта
	208B	72	LD (HL), D	HL = 2050, border 1	7	
	208C	D8	RET C		5	задержка 5 тактов
	208D	14	INC D		4	корректировка D для csync 1
	208E	67	LD H, A		4	старший байт перехода blank 1 из A в H
	208F	ED 47	LD I, A		9	
	2091	E9	JP (HL)	HL = 4050 blank 1	4	
					224	