

Анализ схемы Орель БК-08

От автора

Я занимался анализом схемы «Орель БК-08» еще в начале-середине 90х гг с целью ее расширения и модификации. Полученные при этом сведения в основном хранились в голове; сохранилось лишь считанное количество записей и зарисовок. Но сейчас, в 2015г, я решил изложить все это на бумаге, так как нашлись еще люди, кому это интересно. По ходу дела пришлось со схемой в руках вспоминать изученное ранее, а некоторые результаты — перепроверять и дополнять более тщательными расчетами.

В свое время схема «Орели» стала моей школой радиоэлектроники. Я пришел в эту «школу», обладая лишь поверхностным пониманием работы логических элементов и триггеров. Но постепенно, по мере изучения и понимания схемы, мои познания расширялись. Очень повезло, что схема хорошо оформлена, имеет структуру без «каши из проводов», сигналам даны осмысленные названия, и не применяются «грязные» трюки вроде аналоговых времязадающих элементов. Поэтому, на самом деле, «Орель» понять легче, чем многие другие советские клоны «Спектрумов», такие, как «Ленинград» или «Пентагон». Надеюсь, для кого-нибудь и сейчас изучение «Орели» откроет новые горизонты в познании радиоэлектроники.

Также хотел бы выразить благодарность разработчикам «Орели» и мое восхищение их схемотехническими решениями. Получилось красиво и надежно!

Михаил Борисов, 23.06.15

1. Тактовый генератор

Лучше всего начать анализ схемы с узла тактового генератора. Он состоит из микросхем DD11, DD12, DD16 и элемента DD17.1.

Микросхема DD11 (КР580ГФ24) используется в качестве кварцевого генератора и формирует на своем выводе 12 меандр частотой 17.5МГц. На схеме этот сигнал не имеет названия, но в данном документе мы будем называть его С. На его основе генерируются тактовые последовательности на следующих сигналах: С2, С3, С4, /С4, С5, С6, /С6, С7, /С7. Анализ схемы позволяет построить идеализированные временные диаграммы, приведенные на рис. 1.

Как видно, сигналы С2, С3, С4, С5 и С7 имеют частоту 3.5МГц. При этом они имеют разную скважность и сдвинуты по фазе друг относительно друга. Сигнал С6 имеет частоту 7МГц.

Тактовые сигналы играют в схеме следующие роли:

1. С2 подается на вход CLK Z80, также он подается на сигнал /RAS динамической памяти.

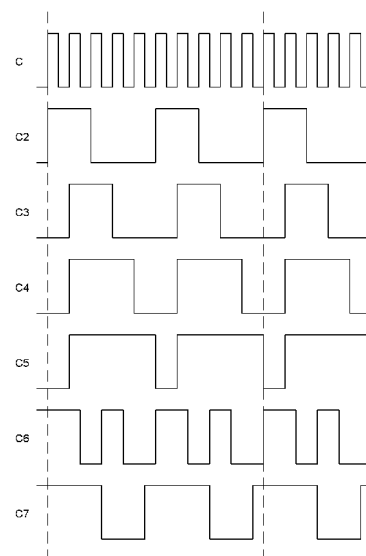


Рис. 1: Диаграммы тактового генератора

2. C3 используется в качестве /CAS для памяти
3. /C7 используется для переключения адресных мультиплексоров памяти с адресов строк на адреса столбцов. Хорошо видно, что /C7 изменяется посередине между спадающими фронтами /RAS и /CAS. Кроме того, C7 используется в видеоконтроллере.
4. C4 и C5 используются в видеоконтроллере.
5. C6 используется в видеоконтроллере. Фактически это пиксельная частота. 7МГц — наивысшая частота используемых в схеме компьютера сигналов, кроме узла тактового генератора.

2. Порты ввода-вывода

Когда процессор обращается к портам ввода-вывода (сигнал /IQ=0) — то дешифратор портов ввода-вывода, реализованный на микросхеме DS1 (KP556PT4A) вырабатывает сигналы обращения к портам с активным низким уровнем:

- /CSP1 – выбор порта 0xFE (стандартный порт ZX-Spectrum)
- /CSP2 – выбор порта 0x7F (порт управления расширенной памятью «Орели»)
- /JK – выбор порта 0x1F (эмуляция Kempston Joystick)
- /CSPV – выбор порта 0xFF. Этот сигнал в схеме «Орели» не используется и только выведен на системный разъем. Вероятно, предполагалось задействовать его для выборки портов ввода-вывода на внешних устройствах.

Далее требуется определить, производится ли чтение или запись в порты ввода-вывода. Элементы DD9.3 и DD9.4 вырабатывают следующие сигналы:

- /CSP0 – чтение из порта 0xFE
- /CSP3 – запись в порт 0x7F (этот порт реализован только на запись)

а) Порт 0xFE

Этот порт работает на чтение и на запись. При записи данные защелкиваются в DD29 (K555ИР27) — это цвет бордюра (сигналы 31, 32, 33), выход звука (сигнал В1) и выход на магнитофон (сигнал 39).

При чтении из порта 0xFE через микросхему D5 (K555ИР22), которая используется в качестве буфера с тремя состояниями, на шину данных попадают сигналы KD0-KD7. При этом KD0-KD5, KD7 – это данные клавиатуры, а KD6 – оцифрованный сигнал со входа магнитофона.

При чтении из порта 0xFE адресные сигналы A8-A15 используются для выбора, сигналы каких клавиш попадают на линии KD0-KD5, KD7. Они поступают к плате клавиатуры через буферные элементы DD2.5, DD2.6 и DD3 (K155ЛП9). Буферированные сигналы адреса называются в схеме AB8-AB15 соответственно.

b) Порты джойстиков

Оба разъема джойстиков «Орели» являются реализацией Sinclair Joystick. Схемотехнически это получилось очень просто, не пришлось даже ставить дополнительные микросхемы. Порты джойстиков просто представляют из себя «обходные каналы» для клавиш 6-7-8-9-0 (разъем «2») и 1-2-3-4-5 (разъем «1») соответственно. В качестве общего провода для джойстиков можно использовать сигнал на выводе 1 разъема (это будет AB11 или A12 – адресные линии клавиатуры) — и тогда джойстики будут работать независимо. Или можно использовать сигнал с вывода 2 (GND) – и тогда джойстики будут мешать друг другу, имитируя активацию целого столбца клавиш. Но зато не будет играть роли, к какому разъему подключен джойстик — он будет работать и как Sinclair 1, и как Sinclair 2.

с) Порт 0x1F (эмуляция Kempston Joystick)

Сигнал выбора порта 0x1F /JK от DS1 подается на микросхему DD1 (K155ЛН6) — шестеренный инвертор с тремя состояниями на выходе. Информация на шину данных Z80 (линии D0-D4) поступает только тогда, когда оба управляющих сигнала - /JK и /RD активны, т. е. только при чтении из порта 0x1F. Сигнал /JKR, который берется с вывода 13 DD1, фактически является сигналом чтения из порта 0x1F. Он вырабатывается таким изоощренным способом, чтобы сэкономить логический элемент.

Сигнал /JKR подается на входы элементов DD2.1-DD2.3, что приводит к подаче лог. 0 на линии шины данных D5-D7 при чтении из порта 0x1F. Также элемент DD2.4 приводит к активации линии адреса клавиатуры AB12, что принудительно приводит к опросу, по крайней мере, той линии клавиш, которая соответствует джойстику, подключенному к разъему XS3.

Поскольку при чтении из порта 0x1F процессор считывает инвертированные сигналы KD0-KD4 – то фактически получается, что порт 0x1F – это как бы альтернативный, урезанный порт опроса клавиатуры. При подключении джойстика к разъему XS3 он будет гарантированно опрашиваться через порт 0x1F и, таким образом, работать как Kempston Joystick.

d) Порт 0x7F – управление теневой памятью и ПЗУ

Этот порт работает только на запись. При записи данные от процессора защелкиваются на регистре DD33 (K555TM8). На выходе вырабатываются следующие сигналы:

- RN (от D0) – переключение между основным (DS2, DS3) и альтернативным наборами ПЗУ
- RC (от D1) – включение теневой ОЗУ по адресам 0x0000-0x3FFF
- /DV0 (инверсия от D3) и /DV1 (инверсия от D4) – в схеме не используются, выведены на системный разъем, вероятно, для управления подключенными к нему внешними устройствами.

3. Дешифрация обращений к памяти

При обращении процессора к памяти (сигнал /MQ=0) дешифратор адресов памяти, собранный на микросхемах DD13, DD6, DD7.1-DD7.3 вырабатывает следующие сигналы:

- /CS1, /CS2 – обращение к основному ПЗУ, микросхеме DS2 (0x0000-0x1FFF) или DS3 (0x2000-0x3FFF) соответственно;
- /CS3, /CS4 – обращение к альтернативному ПЗУ, на плате предусмотрены посадочные места для двух микросхем альтернативного ПЗУ емкостью 8кб каждая, но сами микросхемы или панельки под них не устанавливались;
- /CSM (выход DD7.1) – обращение к ОЗУ, в том числе теневого ОЗУ. При этом неактивны сигналы /CS1-/CS4 благодаря тому, что сигнал RC порта 0x7F подается на DD13. За счет этого на выходе 8 DD6 вырабатывается лог. 0, что и способствует формированию низкого уровня на /CSM при активном /MQ. Подача сигнала /RD на вход 13 DD6 приводит к тому, что /CSM всегда активен при записи по адресам 0x0000-0x3FFF независимо от того, что сигнал RC=0, и активен один из /CS1-CS4. Иными словами, запись по адресам 0x0000-0x3FFF всегда происходит в теневое ОЗУ. Подача сигнала /RH на входы 10,11,12 DD6 блокируют обращение к ОЗУ во время циклов регенерации Z80 (/RFSH=0). Однако, это действует только, когда в регистр I записано число, меньшее 0x40, так как в противном случае /CS1-/CS4 неактивны. По-видимому это ошибка схемы, и авторы хотели запретить обращения к ОЗУ во время циклов регенерации Z80 всегда, но эта ошибка, к счастью, не приводит к нежелательным последствиям;
- /RM (выход DD7.2) – чтение из ОЗУ;
- /WEM (выход DD7.3) – запись в ОЗУ. Этот сигнал подается непосредственно на микросхемы памяти, поэтому при его формировании используется сигнал /НМ арбитра памяти «процессор/видеоконтроллер», чтобы заблокировать прохождение команды записи на микросхемы ОЗУ при обращении к нему видеоконтроллера, даже если на шине процессора в этот момент активны /MQ и /WR.

4. Арбитраж обращений к ОЗУ от процессора и видеоконтроллера

Реализованный в «Орель БК-08» арбитраж обеспечивает «прозрачный» доступ к памяти со стороны Z80, исключая циклы ожидания. Разработчики «Орели» установили, что Z80 обращается к памяти не чаще, чем 1 раз за 2 периода тактовой частоты C2. А раз так, то за любой период из двух тактов видеоконтроллер может обратиться к памяти как минимум 1 раз, и этого как раз достаточно, чтобы обеспечить бесперебойную выдачу им изображения.

Память в «Орель БК-08» работает на частоте 3.5МГц, именно такую частоту имеют сигналы /RAS и /CAS и, соответственно, за каждый такт C2 происходит ровно одно обращение к произвольному адресу ОЗУ — на запись или на чтение.

Арбитр предоставляет доступ к ОЗУ процессору или видеоконтроллеру, принимая решение,

который из них получит доступ на следующий такт.

Выходной сигнал арбитра — НМ (и его инверсия - /НМ) — формируется микросхемой DD15.1. Также в его схеме используется логический элемент DD9.2. Когда НМ=1 — то доступ к памяти имеет процессор, когда НМ=0 — то видеоконтроллер.

Когда процессор к памяти не обращается (сигнал /CSM неактивен) — то каждый такт к памяти обращается видеоконтроллер. Если /CSM активен — то процессору в порядке приоритета предоставляется доступ к памяти на один такт. По истечении этого такта, если /CSM по-прежнему активен — то доступ процессора прекращается (ведь к тому времени из памяти уже считались нужные процессору данные, или наоборот, записались в нее), и шина памяти вновь предоставляется видеоконтроллеру.

Арбитр — это только половина решения проблемы конфликта Z80 и видеоконтроллера за память. С одной стороны, данные видеоконтроллеру приходят не в точно заданный им момент, а с возможной задержкой в 1 такт. С другой стороны, если цикл чтения памяти Z80 длится более одного такта — то данные чтения необходимо сохранить на шине данных, пока процессор их не примет. Обе проблемы решаются за счет буферизации.

«Прозрачный» регистр-защелка DD28 (K555ИР22) принимает данные чтения из памяти во время доступа к ней процессора (НМ=1) и сохраняет. Выдача на шину данных Z80 продлевается до тех пор, пока действует сигнал /RM.

Регистры DD26 и DD27 (K555ИР27) играют аналогичную роль для видеоконтроллера. При этом DD26 запоминает данные пикселей, а DD27 — атрибутов. Данные считываются из памяти заблаговременно и запоминаются в этих регистрах, а потом, когда приходит время — запоминаются в других регистрах (DD32, DD33, DD34) и используются, освобождая первичные буфера DD26 и DD27. Тем самым возможная задержка в 1 такт при доступе видеоконтроллера к памяти не нарушает его работу.

5. ОЗУ, мультиплексоры адреса ОЗУ

ОЗУ «Орель БК-08» реализовано на «линейке» из 8 штук K565РУ5В и имеет общую емкость 64Кх8. Динамическое ОЗУ имеет 8-разрядную адресную шину (сигналы 10-17), на которую попеременно подаются адреса строк и столбцов. В первоначальном варианте схемы «Орели» на адресную шину ОЗУ подавались сигналы АМ0-АМ7 через резисторы R56-R63, но уже в конце 1991г от этого решения отказались, и в «Орелях» последующего выпуска места под резисторы R56-R63 закорачивались, а линии АМ0-АМ7 вместо этого подтягивались к +5В через резисторы 2.2К. По-видимому, здесь разработчики пытались бороться с паразитными нагрузками и прочими аналоговыми эффектами, и первоначальное решение с резисторами R56-R63 оказалось неэффективным.

Так как шина адреса динамического ОЗУ сама по себе мультиплексированная, а еще в «Орели» к ОЗУ обращаются процессор и видеоконтроллер, то требуется мультиплексор 4:1. В «Орели» он реализован на четырех микросхемах DD18-DD21 (K555КП11). При этом через микросхемы DD18 и DD19 проходят адресные сигналы процессора, и выходы этих микросхем отключаются при /НМ=1, т. е. во время доступа к памяти видеоконтроллера.

Через DD20 и DD21 проходят адресные сигналы видеоконтроллера, поэтому их выходы переходят в высокоомное состояние при НМ=1.

Переключение мультиплексоров каждой группы происходит по сигналу /C7, фронт которого (см. рис. 1) расположен как раз между спадающими фронтами C2 (/RAS) и C3 (/CAS), по которым микросхемы ОЗУ осуществляют прием адреса и его защелкивание на внутренних регистрах.

Запись в память в «Орель БК-08» осуществляет только процессор, поэтому мультиплексирование шины данных записи в память не требуется. На входы данных РУ5 поступают сигналы с шины данных Z80 непосредственно.

По взаимному соответствию линий адреса Z80 и видеоконтроллера на адресных мультиплексоров памяти можно определить, какие сигналы видеоконтроллера задают адреса обращения к ОЗУ. См. табл. 1.

Когда к памяти обращается видеоконтроллер, он считывает пиксели или атрибуты. Чтение происходит по разным адресам, и так как в схеме видеоконтроллера существуют сигналы текущего положения луча, то из него необходимо формировать адрес пикселей или атрибутов. Это делают микросхемы DD14, DD8.2 и DD9.1, формируя линии адреса памяти AP1-AP5, которые отличаются при считывании пикселей или атрибутов.

Z80	Видеоконтроллер			ОЗУ
	Общая	Пиксели	Атрибуты	
A0	AC2			AM0 (RAS)
A1	AC3			AM1 (RAS)
A2	AC4			AM2 (RAS)
A3	AC5			AM3 (RAS)
A4	AC6			AM4 (RAS)
A5	AK3			AM0 (CAS)
A6	AK4			AM1 (CAS)
A7	AK5			AM7 (RAS)
A8	AP1	AK0	AK6	AM5 (RAS)
A9	AP2	AK1	AK7	AM6 (RAS)
A10	AP3	AK2	0	AM2 (CAS)
A11	AP4	AK6	1	AM3 (CAS)
A12	AP5	AK7	1	AM4 (CAS)
A13	0			AM5 (CAS)
A14	1			AM6 (CAS)
A15	0			AM7 (CAS)

Табл. 1: Соответствие адресов памяти

Из табл. 1 видно, по каким адресам в ОЗУ располагается экранная область, где в ней расположены данные пикселей и атрибутов и какова их структура.

6.Видеоконтроллер

Видеоконтроллер — это самая большая и сложная часть схемы «Орели». Можно сказать, что вся ее структура продиктована особенностями видеоконтроллера. Некоторые узлы схемы, рассмотренные выше, реализуют части видеоконтроллера, поэтому можно сказать, что он «размазан» по всей схеме, и то тут, то там, встречаются какие-то его проявления. Тем не менее, в настоящем документе я постарался более-менее изолировать видеоконтроллер от всего остального.

Видеоконтроллер можно разделить на две части, мало связанные друг с другом. Первая часть формирует адреса памяти для считывания и управляющие сигналы, вторая часть — обрабатывает считанные из памяти данные и формирует из них изображение. Анализ схемы удобнее начать со второй части.

6.1. Узел формирования изображения

Как уже упоминалось в разд. 4, считанные видеоконтроллером из памяти данные поступают в буферные регистры DD26 и DD27. При этом в DD26 поступают данные пикселей, а в DD27 — атрибуты. Защелкивание происходит по нарастающему фронту C2, т. е. в конце цикла обращения к памяти, и управляется сигналами /P2 (для пикселей) и /P3 (для атрибутов). Эти сигналы формируются элементами DD8.3 и DD8.4 из сигнала /HM (арбитр доступа к памяти) и AC1 (для /P2) или /AC1 (для P3). Отсюда ясно, что когда AC1=1, то из памяти считываются пиксели, а при AC1=0 — атрибуты. Учитывая, что сигналы AC0-AC7 являются выходами двоичного счетчика, и при этом AC2-AC6 задают адрес знакоместа в строке (см. Табл. 1) — то получается, что для каждого знакоместа сначала из памяти считываются атрибуты, а затем — пиксели.

По отрицательному импульсу сигнала /P1 пиксели из буфера DD26 поступают в сдвигающий регистр с последовательным выходом DD32 (K555ИР9), который тактируется сигналом C6 (7МГц) — пиксельная частота. На выводе 9 DD32 формируется сигнал состояния текущего пикселя — 57.

Атрибуты из буфера DD27 поступают на мультиплексоры с регистрами на выходе — микросхемы DD33 и DD34 (K555КП13). Защелкивание информации в регистрах происходит по спаду тактового сигнала — в данном случае AC1, а выбор входов, с которых информация поступает на выходы — по сигналу /BORDER. Что же мы видим? При /BORDER=1 на выходные регистры DD33 и DD34 попадают сигналы 41-48 из буфера атрибутов.

При /BORDER=0 туда попадают сигналы 0, 0, 0, 31, 32, 33, 0, 0 соответственно. Сигналы 31-33 приходят от DD29, то есть это биты 0-2 порта 0xFE — цвет бордюра. Становится понятно, что /BORDER — это сигнал, который задает, отображается ли бордюр или рабочая часть экрана, *в следующем* (не текущем) знакоместе.

Таким образом, выходы мультиплексора с памятью DD33, DD34 — это атрибуты текущего знакоместа, причем в случае бордюра имеем биты FLASH=0, BRIGHT=0, цвет Paper равен цвету бордюра, а цвет Ink=0 (чёрный).

Еще о моменте защелкивания. Спад AC1 происходит всякий раз при смене состояния на

линиях AC2-AC7, то есть адрес считывания памяти меняется в начале отображения каждого знакоместа. Именно в этот момент освобождаются буферные регистры DD26 и DD27, позволяя во время отображения текущего знакоместа запоминать в них информацию для следующего.

То, что сигнал на выходе DD33/DD34 может изменяться только при переходе к следующему знакоместу, задает для «Орели» предельную точность рисования на бордюре. Даже если рассчитать моменты записи в порт 0xFE с точностью до такта Z80 (т. е. до двух пикселей по ходу луча) — то все равно рисовать на бордюре можно будет лишь с точностью до знакоместа (т. е. до 8 пикселей).

Если с моментом защелкивания атрибутов все ясно (это начало каждого знакоместа) — то любопытно проследить вход разрешения записи DD32 – сигнал /P1. Он формируется не так, как сигнал защелкивания для атрибутов потому, что вход параллельной записи DD32 – асинхронный.

Сигнал /P1 формируется триггером DD24.1. Рассмотрим сначала сигнал /ACSB, который приходит на вход данных этого триггера. Логика его формирования (DD8.1, DD10.4) – это «И» с инверсией от сигналов /BORDER, AC0 и AC1 (промежуточный сигнал — ACB). Таким образом, отрицательный импульс на /ACSB появляется в последнем такте частоты C2, принадлежащем знакоместу (в этот момент AC0 и AC1=1), но при условии, что следующее отображаемое знакоместо — не бордюр.

Триггер DD24.1 обеспечивает задержку импульса /ACSB до начала следующего знакоместа (до нарастающего фронта C2), а сигнал /C4, подаваемый на вход S этого триггера, укорачивает выходной импульс до длительности одного такта 17.5МГц. Вот временная диаграмма, полученная симулятором VHDL для этой части схемы:

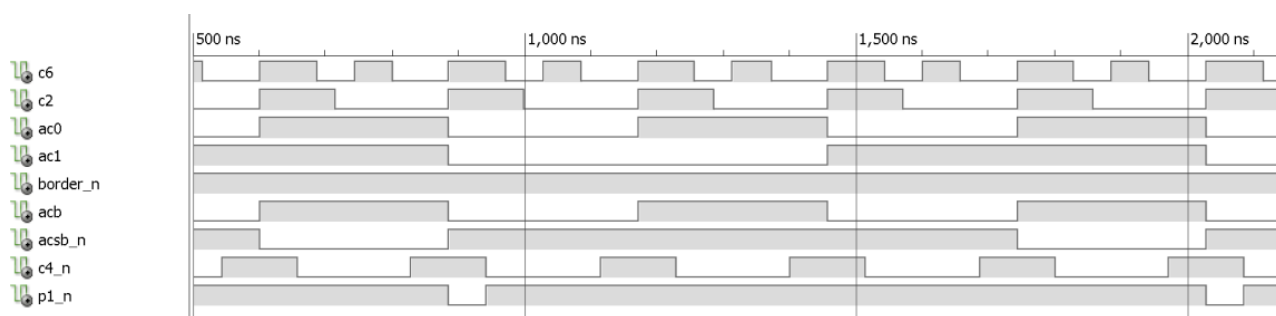


Рис. 2: Формирование сигнала защелкивания пикселей /P1

Отсюда видно, что пиксели защелкиваются в начале каждого знакоместа, одновременно с атрибутами.

Информация о текущем пикселе (сигнал 57) комбинируется с информацией об атрибутах текущего знакоместа (сигналы 51-59) следующим образом.

Элемент DD36.1 реализует функцию «исключающее ИЛИ» текущего пикселя и сигнала МТ в случае, если сигнал 59 равен 1 (DD17.4). Сигнал 59 — это бит 7 атрибута текущего знакоместа, то есть функция мигания ("Flash"). МТ формируется счетчиком DD39.1, который фактически делит на 16 частоту кадров. Таким образом, МТ – это частота мигания знакомест, имеющих атрибут "Flash", которая равна $50/16=3,125$ Гц. Если атрибут "Flash" выключен —

то пиксель просто инвертируется.

После этой обработки инвертированный (или мигающий) сигнал текущего пикселя 50 поступает на управляющий вход мультиплексора DD37. Этот мультиплексор окончательно окрашивает пиксель либо в цвет Paper (биты 3-5 атрибута, сигналы 52, 54, 56), либо в цвет Ink (биты 0-2 атрибута, сигналы 51, 53, 55). Атрибут "Bright" (сигнал 58) тоже подается на мультиплексор, поскольку он имеет на выходе регистр и задерживает сигнал на один такт пиксельной частоты C6. Так что "Bright" необходимо пропустить через регистр, чтобы он не был сдвинут относительно тех пикселей, яркостью которых управляет.

С выходов DD37 код цвета идет на аналоговую часть видеовыхода, которая обеспечивает передачу сигналов R, G, B по коаксиальным кабелям с волновым сопротивлением 75 Ом. Выходное сопротивление источника 75 Ом для подавления отражений от передающего конца кабеля обеспечивается резисторами R42, R43, R44, R52, R53, R54. Здесь же сигнал "Bright" с вывода 12 DD37 управляет яркостью пикселей.

Сигнал синхронизации (смесь строчных и кадровых синхроимпульсов) на монитор подается через похожую аналоговую часть (R30, R41, VT4, R45, R55), на вход которой приходит сигнал /SS с узла управления. Для выхода синхронизации тоже применено согласование с коаксиальным кабелем с волновым сопротивлением 75 Ом.

Остался невыясненным вопрос, для чего импульсы сигнала /P1 подавляются при отображении бордюра? Ответ надо искать в том, какие данные защелкиваются на выходе DD33/DD34 при отображении бордюра, и в использовании последовательного входа DD32. При отображении рабочей части экрана информация с последовательного входа DD32 на выход никогда не попадает: как раз в тот момент, когда она могла бы туда попасть, происходит параллельная запись в регистр пикселей из следующего знакоместа по импульсу /P1. Но при отображении бордюра импульсы /P1 блокируются, параллельная запись в регистр не происходит, и именно тогда создаются условия для прохождения информации с последовательного входа DD32 на выход. Туда приходит сигнал QS, формируемый узлом управления. Дальнейшая часть схемы (DD17.4, DD36.1, DD37) не имеет никакой логики отображения бордюра и обрабатывают сигнал 57 так, как если бы это были пиксели в рабочей области экрана. И вот тут становится важным, какое значение атрибута находится на выходе DD33/DD34. Как мы помним, у этого атрибута Flash=0, Bright=0, т. е. бордюр имеет нормальную яркость и не мигает. Но сигнал QS, проходя на сигнал 57 и далее 50, теперь управляет, какой цвет выберет мультиплексор DD37 - цвет бордюра из порта 0xFE (записанный в поле Paper атрибута бордюра) или чёрный (записанный в поле Ink атрибута бордюра). Зачем и когда нужен такой выбор? Выбор нужен для гашения электронного луча кинескопа во время его обратного хода по строкам и по кадру. Тем самым, используя целый ряд трюков — включение сигнала /BORDER в логику для /P1; использование последовательного входа DD32, и чёрный Paper в атрибуте бордюра — разработчики реализовали гашение.

6.2. Узел управления видеоконтроллера

Узел управления видеоконтроллера «Орель БК-08» задает параметры формируемого изображения, временные диаграммы сигналов синхронизации, гашения, генерации импульсов прерывания на Z80, параметры бордюра, местоположение рабочей части экрана в видеосигнале. Если самое интересное с точки зрения пользователя происходит при отображении основной части экрана — то самое интересное с точки зрения узла управления видеоконтроллера происходит при отображении бордюра.

а) Счетчики знакомест и строк

Двоичный счетчик на микросхемах DD22 и DD23 (K555IE7) вырабатывает сигналы AC0-AC7, которые задают местоположение луча в пределах строки. При этом AC0 и AC1 изменяются в пределах знакоместа, а AC2-AC7 — это местоположение знакоместа в строке.

Если DD22 используется простым образом, она просто считает импульсы C2, то у DD23 используется вход параллельной записи, на который подается сигнал /CV. Этот сигнал приводит к пропуску нескольких состояний счетчика, таким образом, общее число знакомест в строке (включая область бордюра и обратного хода луча) меньше, чем 64. /CV формируется микросхемой ПЗУ DS10 (K155PE3), прошивка которой задает момент «перескока» счетчика.

Для счета 32 знакомест рабочей области экрана достаточно 5 разрядов — это сигналы AC2-AC6. Из табл. 1 видно, что AC7 не используется при формировании адреса памяти, куда обращается видеоконтроллер. С другой стороны, AC7 поступает на вывод 15 DS10 (вход разрешения), при AC7=1 чтение из DS10 не производится, а все выходные сигналы имеют неактивный уровень. Логично предположить (и анализ прошивки DS10 это подтверждает), что рабочая область экрана отображается при AC7=1, а при AC7=0 отображается бордюр.

Еще один счетчик реализован на микросхемах DD30 и DD31 (K555IE7). Как видно из табл. 1 (адресные сигналы памяти, формируемые видеоконтроллером), счетчик на DD30-DD31 — это счетчик строк. Его выходные сигналы AK0-AK7 позволяют кодировать числа от 0 до 255. На практике используется 192 строки в рабочей области экрана, а общее число строк составляет 312. Поэтому здесь для отделения видимой части экрана от бордюра используется другая логика, не такая, как в пределах строки, когда отдельный разряд адреса выделили под признак бордюра. Счетчик строк имеет асинхронный вход сброса — сигнал KBR. Увеличивается он по сигналу /SCC.

б) ПЗУ видеоконтроллера

Особый интерес представляют микросхемы ПЗУ DS10 (K155PE3) и DS15 (KP556PT4A). Исходя из того, какие сигналы подаются на их адресные входы, можно установить, что DS10 управляет отображением в пределах одной строки, а DS15 формирует управляющие сигналы в пределах кадра, для целых строк.

Займемся выяснением назначения сигналов на выходах DS10 и DS15. Проследим их от источника к приемникам, используя уже изученные нами части схемы.

с) /IKS

Сигнал /IKS формируется на выходе как DS10, так и DS15. Фактически, они объединены по схеме «монтажное ИЛИ», так как выходы PE3 и PT4 выполнены с открытым коллектором. Сигнал /IKS далее подается на вывод 12 регистра DD25 (K555TM8), формируя сигнал /SS. Мы его уже встречали в разд. 6.1 - это синхросмесь. Логично предположить, что DS10 формирует строчные синхроимпульсы, а DS15 – кадровые. Сигнал синхронизации, проходя через регистр DD25, задерживается в нем до нарастающего фронта AC0, т. е. фактически на 1 такт $C2 = 2$ пикселя, учитывая, что начаться импульс /IKS может только при смене сигнала на линии AC2, а в этот момент AC0 переходит в состояние лог. 0.

д) /ISB

Сигнал /ISB подается на логический элемент DD17.3 вместе с сигналом /KB от DS15. Активность любого из них вызывает активный уровень сигнала IKB — лог. 1. Далее IKB поступает на регистр DD25, задерживается в нем на 2 пикселя (1 такт $C2$), аналогично сигналу /IKS, и после инверсии предстает в виде сигнала /BORDER – с ним мы тоже уже познакомились в разд. 6.1. Это признак бордюра для следующего отображаемого знакоместа. Отсюда можно заключить, что /ISB – это сигнал активности строчного бордюра (бордюра в пределах строк), а /KB – кадрового (снизу и сверху от рабочей области экрана).

Как мы уже выяснили в подразд. а, строчный бордюр отображается при $AC7=0$, а при $AC7=1$ отображается рабочая область экрана, поэтому формирование сигнала строчного бордюра /ISB микросхемой DS10 является излишним. И действительно, анализ прошивки DS10 выявил, что во всех ячейках этого ПЗУ бит /ISB=0.

е) /INTR

Этот сигнал не используется в схеме видеоконтроллера, а используется в узле прерываний процессора (снятие запроса прерывания). По этой причине мы его рассмотрим в разделе, посвященном прерываниям.

ф) /SC

Сигнал /SC подается непосредственно с микросхемы DS10 (вывод 4) на микросхему DS15 (вывод 15). Он служит для передачи информации от строчной логики кадровой логике, т. е. чтобы DS15 могла менять формируемые ею последовательности в зависимости от того, в каком месте строки находится электронный луч. Назначение сигнала /SC будет выяснено при совместном анализе прошивок DS10 и DS15.

г) /SK

Сигнал /SK подается на триггер DD24.2 и по нарастающему фронту $C7$ поступает на его выход — сигнал /SCC, который увеличивает на 1 счетчик строк. Это дает задержку почти на целый такт $C2$, поскольку нарастающий фронт $C7$ опережает нарастающий фронт $C2$ на время половины такта 17.5МГц.

h) /CV

Сигнал /CV подается на вход параллельной записи счетчика знакомест DD23 и приводит к записи в его старшие биты значения 0x7. Это приводит к пропуску нескольких состояний счета и, таким образом, задает число знакомест в строке.

i) /ISQ

Сигнал /ISQ, аналогично сигналу /IKS, объединен по схеме «монтажное ИЛИ» с выходов 7/DS10 и 11/DS15. Далее он подается на регистр DD25 и, после инверсии, выходит в виде сигнала QS – мы с ним уже познакомились в разд. 6.1. Это сигнал гашения луча при его обратном ходе. Снова-таки, логично предположить, что DS10 формирует гашение при обратном ходе луча между строками, а DS15 – при обратном ходе луча между кадрами.

j) /KV

Выход 12 DS15 (/KV) используется в схеме в двух местах. Во-первых, он используется в узле прерываний и задает положение импульса прерывания Z80 относительно положения электронного луча на мониторе. Во-вторых, он формирует импульс сброса счетчика строк — на логическом элементе DD17.2.

k) /BR

Сигнал /BR формируется из сигнала /KB (“кадровый бордюр», область бордюра выше и ниже рабочей области экрана) регистром DD23 после задержки /KB на 1 такт C2 (2 пикселя). Используется в схеме в трех местах: 1) совместно с сигналом /KV вырабатывает сигнал сброса счетчика строк; 2) подается на счетчик DD39.1 для деления на 16 и формирования частоты мигания тех знакомест, для которых установлен бит атрибута “Flash”; 3) подается обратно на один из адресных входов DS15, для реализации обратной связи в логике, реализованной в этом ПЗУ.

Так как вертикальная область бордюра фактически является непрерывной (сигнал /BR сохраняет активный низкий уровень между кадрами) — то подача именно его на счетчик DD39.1 (K561IE10), вероятно, обусловлена желанием разработчиков учесть низкое быстродействие микросхем серии K561. Частота сигнала /BR равна частоте кадров, а скважность примерно равна 50%.

6.3. Анализ прошивок ПЗУ видеоконтроллера

Теперь, когда мы установили назначение сигналов ПЗУ видеоконтроллера, можно провести анализ прошивок DS10 и DS15.

Вероятно, для удобства разводки платы, разработчики воспользовались тем, что адресные входы ПЗУ, в сущности, равноправны, и их можно произвольно менять местами, если при этом соответствующим образом изменить прошивку. На адресные входы DS10 подается, в сущности, номер знакоместа в строке (сигналы AC2-AC6), однако этот адрес перемешан, что затрудняет анализ прошивки после ее считывания. То же касается DS15: на его входы подается номер группы из 4 строк (сигналы AK2-AK7), однако они перемешаны между

собой.

Чтобы облегчить анализ прошивок, следует привести их к «нормальному виду», т. е. поменять местами их ячейки так, как если бы адресные линии знакомест (AC2-AC6) и строк (AK2-AK7) подавались на них в порядке возрастания. В табл. 2 ниже приводится распечатка прошивки DS10. Ячейки таблицы, для которых в ПЗУ записана лог. 1, оставлены пустыми, так как это ПЗУ имеет открытый коллекторный выход, и для некоторых сигналов (/IKS, /ISQ) это используется для формирования схем «монтажное ИЛИ».

Addr	AC6-AC2	Data	/ISQ	/CV	/SK	/SC	/INTR	/ISB	/IKS
0	0	7D						0	
2	1	7D						0	
1	2	7D						0	
3	3	7D						0	
8	4	7D						0	
A	5	75				0		0	
9	6	75				0		0	
B	7	35	0			0		0	
10	8	35	0			0		0	
12	9	3C	0					0	0
11	A	3C	0					0	0
13	B	3C	0					0	0
18	C	2C	0		0			0	0
1A	D	3D	0					0	
19	E	3D	0					0	
1B	F	3D	0					0	
4	10	3D	0					0	
6	11	3D	0					0	
5	12	7D						0	
7	13	7D						0	
C	14	5D		0				0	
E	15	7D						0	
D	16	7D						0	
F	17	7D						0	
14	18	7D						0	
16	19	7D						0	
15	1A	7D						0	
17	1B	7D						0	
1C	1C	59		0		0		0	
1E	1D	7D						0	
1D	1E	7D						0	
1F	1F	7D						0	

Табл. 2: Содержимое ПЗУ DS10 (K155PE3) после реформатирования

Далее будем под «счетчиком знакомест» понимать число, представленное битами AC7..AC2. Оно может изменяться от 0 до 63. Следует учесть, что этот счетчик хранит не номер текущего отображаемого знакоместа, а номер *следующего* знакоместа. В самом деле, сигналы AC2..AC6 используются в качестве адреса для чтения из памяти. Но, как мы уже увидели в разд. 6.1, считанная из памяти информация поступает в регистр сдвига пикселей DD32 и

мультиплексор-регистр атрибутов DD33/DD34 только в начале отображения следующего знакоместа.

Сигнал /ISB (строчный бордюр слева и справа от рабочей области экрана) действительно активен всегда при AC7=0. Таким образом, рабочая область экрана соответствует значениям счетчика 0x20-0x3F, а строчный бордюр — значениям 0x00-0x1F.

Сигнал /CV («перескок» счетчика знакомест) активируется при значении счетчика знакомест 0x14, при этом в счетчик загружается число 0x1C. По этому адресу в ПЗУ записано число, сохраняющее активный уровень сигнала /CV, однако это не мешает работе младших бит счетчика, т. к. /CV перезагружает только старшие его 4 бита (DD23). При последующем изменении на линиях AC2 и AC3 адрес ПЗУ изменяется, и сигнал перезагрузки счетчика снимается. Это сделано для того, чтобы не возникало короткого импульса сигнала /CV, длительность которого обусловлена временем задержки микросхем DD23 и DD15. Вместо этого длительность импульса /CV обусловлена тактовой частотой.

Перезагрузка счетчика приводит к пропуску 8 знакомест. Таким образом, общее число знакомест в строке (включая длительность периодов гашения и синхронизации) составляет $64-8=56$, что соответствует 448 пикселям. В единицах тактовой частоты процессора одна строка занимает 224 такта.

Строчный синхроимпульс (/IKS) вырабатывается при значениях счетчика 0x09-0x0C. В отличие от сигнала /BORDER и данных чтения памяти или цвета бордюра, сигнал /IKS не претерпевает задержку на одно знакоместо и поэтому относится к текущему знакоместу, а не к следующему. Единственный элемент задержки DD25, через который проходит /IKS, задерживает синхроимпульс только на 1 такт C2, то есть, на 2 пикселя. Это необходимо учитывать при расчете положения (в пикселях) рабочей части экрана относительно фронтов строчного синхроимпульса.

Исходя из этого можно рассчитать позицию рабочей части экрана относительно синхроимпульса, в пикселях. По прошивке имеем 15 знакомест от начала синхроимпульса до снятия сигнала /BORDER, еще одно знакоместо за счет задержки прохождения через DD33/DD34, и один пиксель за счет задержки прохождения через DD37. В обратную сторону действует задержка /IKS на DD25 – минус 2 пикселя. Итого $128+1-2 = 127$ пикселей от начала синхроимпульса до начала рабочей области экрана, или, учитывая, что синхроимпульс имеет ширину 4 знакоместа — 95 пикселей от конца синхроимпульса до начала рабочей области.

С другой стороны имеем 8 знакомест $-1+2$ пикселей от конца рабочей области до начала синхроимпульса = 65 пикселей, или 12 знакомест +1 пиксель (97 пикселей) от конца рабочей области до конца синхроимпульса. Если монитор синхронизируется по концу синхроимпульса, то имеем почти симметричное (со смещением в 1 пиксель влево) расположение рабочей области.

Сигнал гашения QS имеет задержку в 9 пикселей при прохождении на выход RGB. Кроме того, 2 пикселя задержки дает прохождение через регистр DD25 (/ISQ → QS). Но эти 2 такта компенсируются задержкой прохождения /IKS → SS в этом же регистре. Поэтому сигнал гашения включается за $5*8-1=39$ пикселей до конца строчного синхроимпульса, а снимается через $6*8+1=49$ пикселей. Общая длительность сигнала гашения по строкам составляет 11

знакомест, или 88 пикселей. Таким образом, общая ширина видимой части бордюра составляет 13 знакомест или 104 пикселя, из них 46 расположены слева от рабочей области экрана и 58 — справа от нее.

Сигнал /SK, который после прохождения через триггер DD24.2 вырабатывает сигнал увеличения на 1 счетчика строк /SCC, вырабатывается одновременно с концом строчного синхроимпульса. Увеличение счетчика строк происходит по нарастанию /SCC. При этом 2 пикселя задержки при прохождении /ISQ → /SS через DD25 соответствует примерно двум пикселям задержки при прохождении /SK → /SCC через DD24.2, поэтому можно считать, что счетчик строк увеличивается на 1 одновременно с окончанием синхроимпульса, подающегося на монитор.

Сигнал /INTR будет рассмотрен далее в разделе, посвященном логике прерываний, а что касается /SC – то понять его назначение можно будет только при анализе прошивки DS15, так как /SC фактически управляет ее логикой.

Далее приводится содержимое прошивки DS15 (KP556PT4A). Как видно из схемы, на адресные входы DS15 подается содержимое счетчика строк, с округлением его до четверок (AK7-AK2). Также туда подаются сигнал обратной связи /BR и сигнал управления от строчной логики /SC. Удобно представить прошивку в 4 столбцах.

Addr	AK7-AK0	Data = /KB /IKS /ISQ /KV			
		/BR0, /SC0	/BR1, /SC0	/BR0, /SC1	/BR1, /SC1
00	0_00	___0	___0	0_00	___0
01	0_00	___0	___0	0_00	___0
02	0_0	___0	___0	0_0	___0
03	0_0	___0	___0	0_0	___0
04	0_0	___0	___0	0_0	___0
05	0_0	___0	___0	0_0	___0
06	0_0	___0	___0	0_0	___0
07	0_0	___0	___0	0_0	___0
08	0_0	___0	___0	0_0	___0
09	0_0	___0	___0	0_0	___0
0A	0_0	___0	___0	0_0	___0
0B	0_0	___0	___0	0_0	___0
0C	0_0	___0	___0	0_0	___0
0D	0_0	___0	___0	0_0	___0
0E	___	___0	___0	___	___0
0F	0_0	___0	___0	0_0	___0
10	___0	___0	___0	___0	___0
11	___0	___0	___0	___0	___0
12	___0	___0	___0	___0	___0
13	___0	___0	___0	___0	___0
14	___0	___0	___0	___0	___0
15	___0	___0	___0	___0	___0
16	___0	___0	___0	___0	___0
17	___0	___0	___0	___0	___0
18	___0	___0	___0	___0	___0
19	___0	___0	___0	___0	___0
1A	___0	___0	___0	___0	___0
1B	___0	___0	___0	___0	___0
1C	___0	___0	___0	___0	___0
1D	___0	___0	___0	___0	___0
1E	___0	___0	___0	___0	___0
1F	___0	___0	___0	___0	___0
20	___0	___0	___0	___0	___0
21	___0	___0	___0	___0	___0
22	___0	___0	___0	___0	___0
23	___0	___0	___0	___0	___0
24	___0	___0	___0	___0	___0
25	___0	___0	___0	___0	___0
26	___0	___0	___0	___0	___0
27	___0	___0	___0	___0	___0
28	___0	___0	___0	___0	___0
29	___0	___0	___0	___0	___0
2A	___0	___0	___0	___0	___0
2B	___0	___0	___0	___0	___0
2C	___0	___0	___0	___0	___0
2D	___0	___0	___0	___0	___0
2E	___0	___0	___0	___0	___0
2F	___0	___0	___0	___0	___0
30	0_0	___0	___0	0_0	0_0
31	0_0	___0	___0	0_0	___0
32	0_0	___0	___0	0_0	___0
33	0_0	___0	___0	0_0	___0
34	0_0	___0	___0	0_0	___0
35	0_0	___0	___0	0_0	___0
36	0_0	___0	___0	0_0	___0
37	0_0	___0	___0	0_0	___0
38	0_0	___0	___0	0_0	___0
39	0_0	___0	___0	0_0	___0
3A	0_0	___0	___0	0_0	___0
3B	0_0	___0	___0	0_0	___0
3C	0_0	___0	___0	0_0	___0
3D	0_0	___0	___0	000	___0
3E	0_0	___0	___0	0_0	___0
3F	0_00	___0	___0	0_00	___0

Табл. 3: Прошивка DS15 (KP556PT4A) в "нормализованном" порядке

Начнем анализ исходя из того, что AK7..AK2=0, /BR=0. Видим, что мы находимся в области вертикального бордюра. Поддерживается /KV=/KB=/BR=0, первые 2 строки таблицы (8 экранных строк) действует импульс гашения луча по вертикали (/ISQ=0). Когда счетчик строк доходит до значения 0x0E (56 строк), все выходные сигналы переходят в состояние лог. 1. Это длится один такт C2 до прохождения /KB=1 через регистр DD23 на сигнал /BR. В этот момент /KV=1, /BR=1, что приводит к формированию низкого уровня на сигнале KBR. Но в этот же момент изменяется адрес на DS15 (ведь /BR=1), а там теперь записано такое число, при котором /KV=0, поэтому через время порядка 40нс (время доступа к данным для 556PT4A) сигнал KBR вновь переходит в состояние лог. 1. Отрицательный импульс на KBR приводит к сбросу счетчика строк, и проход по прошивке начинается с начала, только при

этом $/BR=1$, так что нужно смотреть на второй и четвертый столбцы данных. Начинается отображение строк рабочей области экрана, и начинается оно в состоянии, когда $AK7..AK0=0$.

При отображении рабочей области экрана ничего интересного на сигналах $/KV$, $/ISQ$, $/IKS$ и $/KB$ не происходит. Длится это, пока значение счетчика строк $AK7..AK2$ не станет равно $0x30$, что соответствует 192 строке. После отображения 192 строк ($AK7..AK2$ при этом изменяется от $0x00$ до $0x2F$) на выходе $/KB$ формируется лог. 0, что приводит к активации сигнала $/IKB$ и, через 1 такт $C2$ – сигналов $/BORDER$ и $/BR$. Мы вновь попадаем в область бордюра, и смотреть надо в первый и третий столбцы прошивки.

Последующие 12 строк прошивки (48 экранных строк) просто отображаются строки бордюра. Далее сигнал $/KV$ переходит в лог. 1 на 12 экранных строк и используется далее в логике прерываний. Одновременно включается сигнал гашения ($/ISQ=0$) и действует далее на протяжении 16 строк экрана. Через $13*4=52$ строки экрана при $/SC=1$ вырабатывается кадровый синхроимпульс. Его длительность составляет 4 экранные строки, при этом в каждой строке он прерывается на 4 знакоместа (см. табл. 2) на время действия импульса $/SC=0$ в течение 4 знакомест.

После кадрового синхроимпульса еще 8 экранных строк счетчик увеличивается, а затем — переполняется, и отсчет начинается снова из положения $AK7..AK0=0$, $/BR=0$, то есть с того места, где мы начали анализ.

Теперь можно посчитать количество строк в кадре. Имеем с начала прошивки до начала рабочей области $14*4=56$ строк, еще $16*4=64$ строки от конца рабочей области экрана до конца прошивки, итого 312 строк — в соответствии с телевизионным стандартом.

Смещение от конца кадрового синхроимпульса до начала рабочей области экрана — 64 строки, смещение от конца рабочей области экрана до конца следующего синхроимпульса — $14*4=56$ строк.

Смещение от начала кадрового синхроимпульса до начала рабочей области экрана — $17*4=68$ строк, смещение от конца рабочей области экрана до начала кадрового синхроимпульса — $13*4=52$ строки.

Кадровый гасящий импульс начинается за 4 строки до начала синхроимпульса и заканчивается через 16 строк после окончания синхроимпульса. Общая длительность гасящего импульса — 24 строки. Таким образом, из 312 строк у нас 192 строки занимает рабочая область, 96 строк — бордюр, и 24 строки — гашение.

Расположение рабочей области экрана относительно гасящего импульса — симметричное. Сверху и снизу рабочей области имеется $12*4=48$ строк, окрашиваемых в цвет бордюра.

7. Логика прерываний

Логика генерации маскируемых прерываний для Z80 в «Орели» реализуется схемой на логических элементах DD10.1, DD10.2, DD10.3, DD7.4, триггере DD15.2, кроме того, в ней участвует микросхема DS15, определяя положение запроса прерывания относительно вертикальной развертки монитора и — косвенно — DS10 и схема, реализующая

взаимодействие кадровой развертки со строчной.

Начнем анализ схемы с ее выхода — элемент DD10.3 формирует активный, низкий уровень на сигнале /INT либо при /INTO=0, либо /INTV=0. При этом сигнал /INTO играет роль запроса прерывания от видеоконтроллера, а /INTV выведен на системный разъем, подтянут резистором к +5В и больше в схеме нигде не используется. Очевидно, /INTV – это пользовательский запрос прерываний от внешних устройств, подключаемых к системному разъему.

/INTO берется с инверсного выхода триггера DD15.2, который тактируется сигналом /INTC, сбрасывается от /INTS, а на вход данных приходит /KV от DS15. Начнем с /INTS – это сигнал снятия запроса прерывания. Он сбрасывает триггер DD15.2, что приводит к формированию неактивного сигнала на его выходе - /INTO=1. Формируется /INTS элементом DD10.2 из сигналов /INTA и /INTR, то есть снятие запроса прерывания может произойти по любому из этих сигналов. /INTA – это сигнал подтверждения прерывания Z80. Элемент DD7.4 вырабатывает этот сигнал из /M1 и /IQ. Лог. 0 на /M1 и /IQ одновременно выставляется процессором при подтверждении им прерывания. Таким образом, в «Орели» запрос прерывания снимается, как только процессор начал его обработку. Это исключает проблемы с длительностью импульса /INT, характерные для многих клонов Спектрума. В самом деле, если импульс /INT слишком короткий — то процессор может его «проспать», если он исполняет в этот момент длинную команду. С другой стороны, если импульс /INT слишком длинный — то возможно повторное прерывание, если процессор начнет обработку прерывания и завершит ее до снятия запроса. Снятие запроса по сигналу /INTA исключает эти проблемы, т. к. длительность запроса получается ровно такая, как нужно — до момента, когда процессор подтвердит запрос.

Если прерывания Z80 на момент поступления запроса были запрещены — то цикл подтверждения прерывания не формируется, и запрос может оставаться активным длительное время. И тут срабатывает второе условие снятия запроса — сигнал /INTR от DS10. Он задает максимальную длительность запроса, и, если процессор за это время не подтвердит прерывание — то запрос все равно снимается.

Теперь рассмотрим сигнал /INTC, по нарастающему фронту которого может быть (при условии /KV=1) установлен триггер DD15.2. /INTC формируется как логическое «И» от АК3 и /BINT (DD10.1). Если /BINT=0 – то на /INTC будет логический «0» независимо от сигнала на АК3 и, соответственно, выставление запросов прерываний /INTO триггером DD15.2 окажется заблокировано. В схеме сигнал /BINT не используется, он подтянут резистором к +5В и выведен на системный разъем. Таким образом, внешнее устройство может заблокировать прерывания от видеоконтроллера, выставив активный низкий уровень на линию /BINT.

АК3 – это один из битов счетчика строк, он меняется при работе кадровой развертки. Рассмотрим участок прошивки DS15 (Табл. 2), где /KV=1 – это второе условие выставления запроса. Видим, что долговременно /KV=1 при значениях 0x3C-0x3E счетчика четвѐрок строк АК7-АК2. В этой области АК3 переходит из «0» в «1», когда счетчик переходит из состояния 0x3D в 0x3E. Этот момент совпадает с окончанием кадрового синхроимпульса. Таким образом, запрос прерывания в «Орели» выставляется за 64 строки до начала

отображения строк рабочей области экрана (см. анализ прошивки DS15).

Важно отметить, что при переделке прошивки DS15 (например, с целью адаптации «Орели» под тайминги «Пентагона») может потребоваться подать другой сигнал (не АКЗ) на DD10.1, иначе перестанут нормально формироваться запросы прерываний. Это был мой маленький секрет при переделке «Орелей» под тайминги «Пентагона». Если даже кто-то считывал мою измененную прошивку — то он вряд ли обратил бы внимание на маленький проводок МГТФ в совсем другом месте платы, тем более, что заводские платы часто оказывались бракованными, и на них имелось 2-3 заводских исправления тем же проводом МГТФ.

Теперь выясним максимальную длительность запроса прерывания. Счетчик строк увеличивается на 1, как мы выяснили при анализе прошивки DS10, одновременно с окончанием строчного синхроимпульса. Теперь нужно по прошивке DS10 определить, сколько времени проходит от этого момента до импульса /INTR. Получается 7 полных знакомест, что соответствует 28 тактам C2 (тактовой частоты Z80). Так как самые медленные команды Z80 выполняются за 23 такта (например, RL (IX+d)) — то длительность запроса в 28 тактов имеет некоторый запас, гарантируя, с одной стороны, прерывание процессора, даже если он исполнял медленную команду в момент поступления запроса, а с другой стороны — запрос снимается практически сразу, если становится понятно, что прерывания в этот момент запрещены.

8. Аналоговая часть

Нет сил и времени продолжать, постараюсь дополнить документ разбором оставшихся частей схемы «Орели» в ближайшем будущем.