

ZX-ROM-MON

(черновик)

ВВЕДЕНИЕ

В настоящее время имеется немало клонов ZX с портами управления конфигурацией 1FFD и 7FFD.

Недостаток таких ПК - это невозможность чтения данных портов, что приводит к невозможности реализации программных мониторов-дебаггеров с сохранением-восстановлением текущей конфигурации и других полезных программ.

Устройство ZX-ROM-MON предназначено для расширения функций компьютеров с портами 1FFD и 7FFD. Устройство ZX-ROM-MON предназначено для включения его на шину ZXBUS (например ZX-M-Phoenix).

ВОЗМОЖНОСТИ УСТРОЙСТВА

Устройство позволяет:

- записывать и считывать конфигурацию портов 1FFD и 7FFD в любой момент времени;
- загружать ПК стандартным образом или с ROM-диска;
- обрабатывать NMI стандартным образом или обработчиком ROM-диска;
- обрабатывать INT стандартным образом или обработчиком ROM-диска;
- загружать ПО и данные или выполнять ПО с ROM-диска;
- записывать ПО и данные на ROM-диск.

СОСТАВ УСТРОЙСТВА

- Регистры-копии регистров 1FFD и 7FFD;
- ROM-диск 512к, включаемый в окно памяти 0 процессора (0000 - 3FFF);
- Теневое ОЗУ объемом 2К, подключаемое в окно памяти 0 процессора (2000 - 3FFF);
- Порт 3FFD, предназначенный для конфигурации ROM-диска. Доступен по чтению и записи;
- Дешифратор адресов портов;
- Дешифратор обращения к ПЗУ и теневому ОЗУ;
- Схемы управления загрузкой, NMI, INT.

ОПИСАНИЕ РАБОТЫ УСТРОЙСТВА

Дешифратор портов ввода вывода выполнен на DD1, DD2 и DD3. Формирует сигналы чтения и записи портов ввода-вывода 1FFD, 3FFD и 7FFD (сигналы для порта 5FFD не используются).

Регистры-копии портов ввода-вывода 1FFD и 7FFD выполнены на DD10 и DD11.

Регистр управления картой расширения ZX-ROM-MON (3FFD) выполнен на DD5 (чтение) и DD6 (запись).

Биты 0..4 регистра 3FFD являются старшими битами адреса ROM-диска и фактически являются номером 16К текущей страницы ROM-диска.

Бит 5 регистра 3FFD при записи в него «1» включает текущую страницу ROM-диска вместо основного ПЗУ. Если на место ПЗУ включено ОЗУ, то ОЗУ имеет более высокий приоритет!

Бит 6 регистра 3FFD (запись) 0 - включено теневое ОЗУ. 1 - теневое ОЗУ отключено. См. Страницу «Модуль теневого ОЗУ».

Бит 6 регистра 3FFD (чтение) показывает реальное состояние ROM-диска. При сбросе, NMI или INT может быть включен ROM-диск вне зависимости от состояния бита 5 регистра 3FFD.

Бит 7 регистра 3FFD при записи в него «1» включает текущую страницу ROM-диска вместо основного ПЗУ при приходе сигнала INT и начала обработки прерывания (IORQ+M1).

Переключатель загрузки Boot: положение Boot0 - нормальная загрузка из ПЗУ; положение Boot1 - загрузка из 0й страницы ПЗУ ROM-диска.

Переключатель режима немаскируемого прерывания NMI: NMIO - сигнал NMI обрабатывается штатным ПЗУ; NMI1 сигнал NMI обрабатывается программой в текущей странице ROM-диска.

Дешифратор адреса портов карты ZX-ROM-MON

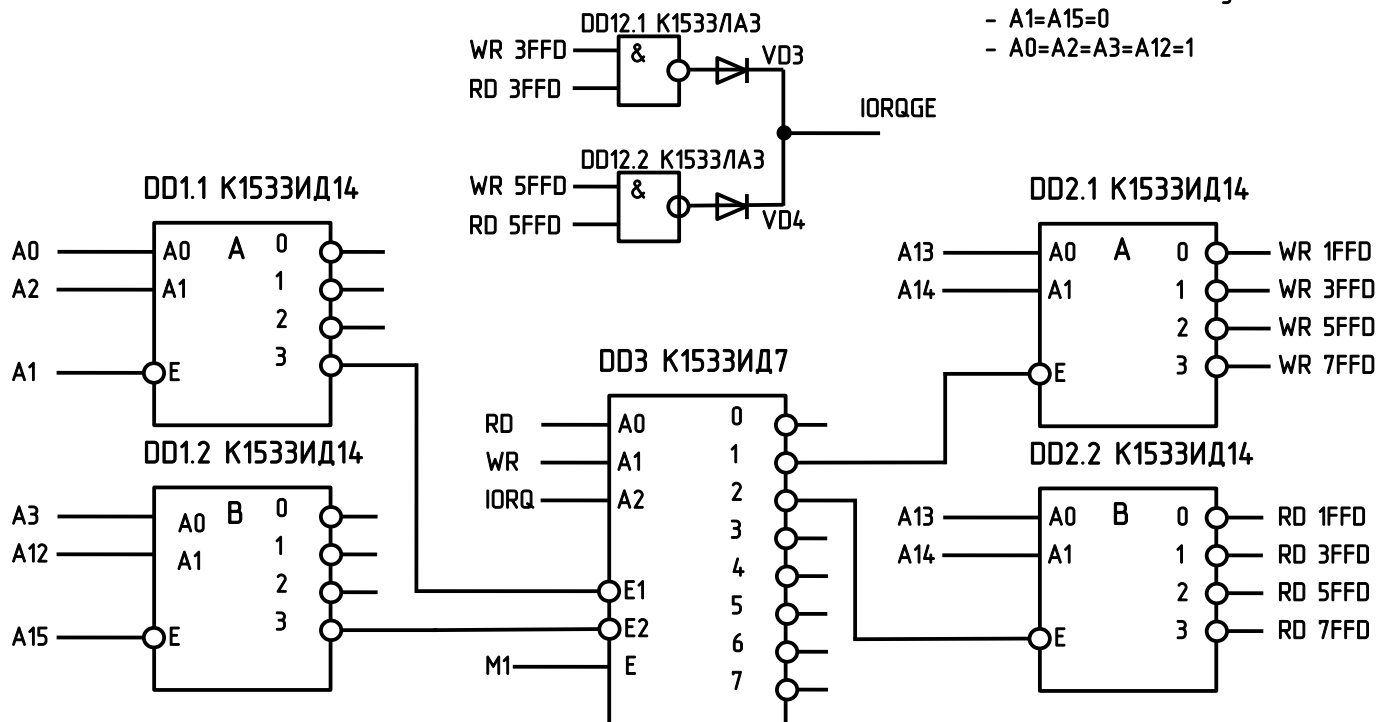
Поразрядная карта адресов портов

	Шина адреса (биты А15–А0)																	А14 А13
Порт	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	Маска	А14 А13
7FFD	0	1	1	1	x	x	x	x	x	x	x	x	1	1	0	1	7xxD	11
5FFD	0	1	0	1	x	x	x	x	x	x	x	x	1	1	0	1	5xxD	10
3FFD	0	0	1	1	x	x	x	x	x	x	x	x	1	1	0	1	3xxD	01
1FFD	0	0	0	1	x	x	x	x	x	x	x	x	1	1	0	1	1xxD	00

Блокировка встроенных портов 3FFD и 5FFD

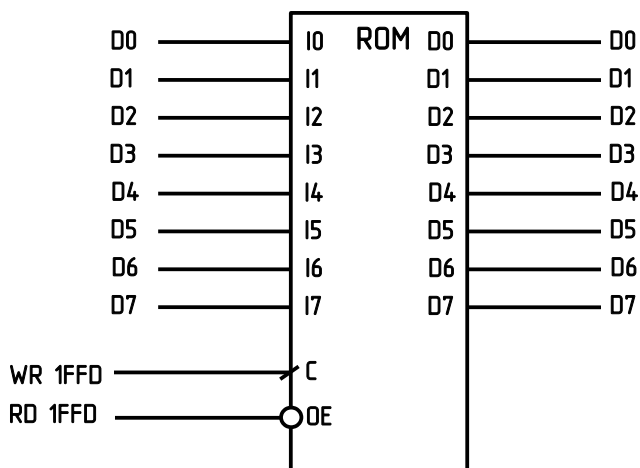
Адреса дешифруются не полностью.

- A4-A11 не используются
- A1=A15=0
- A0=A2=A3=A12=1

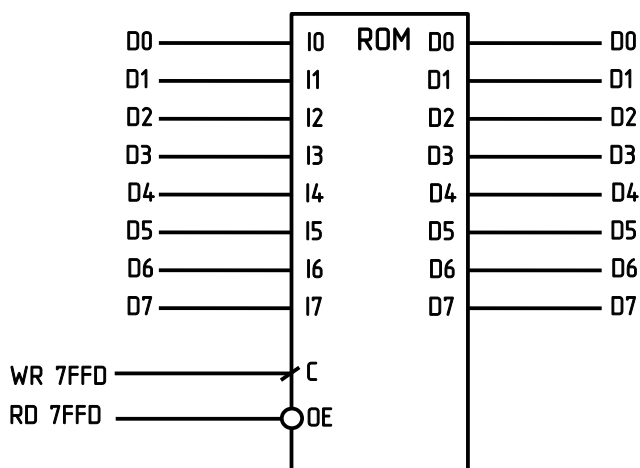


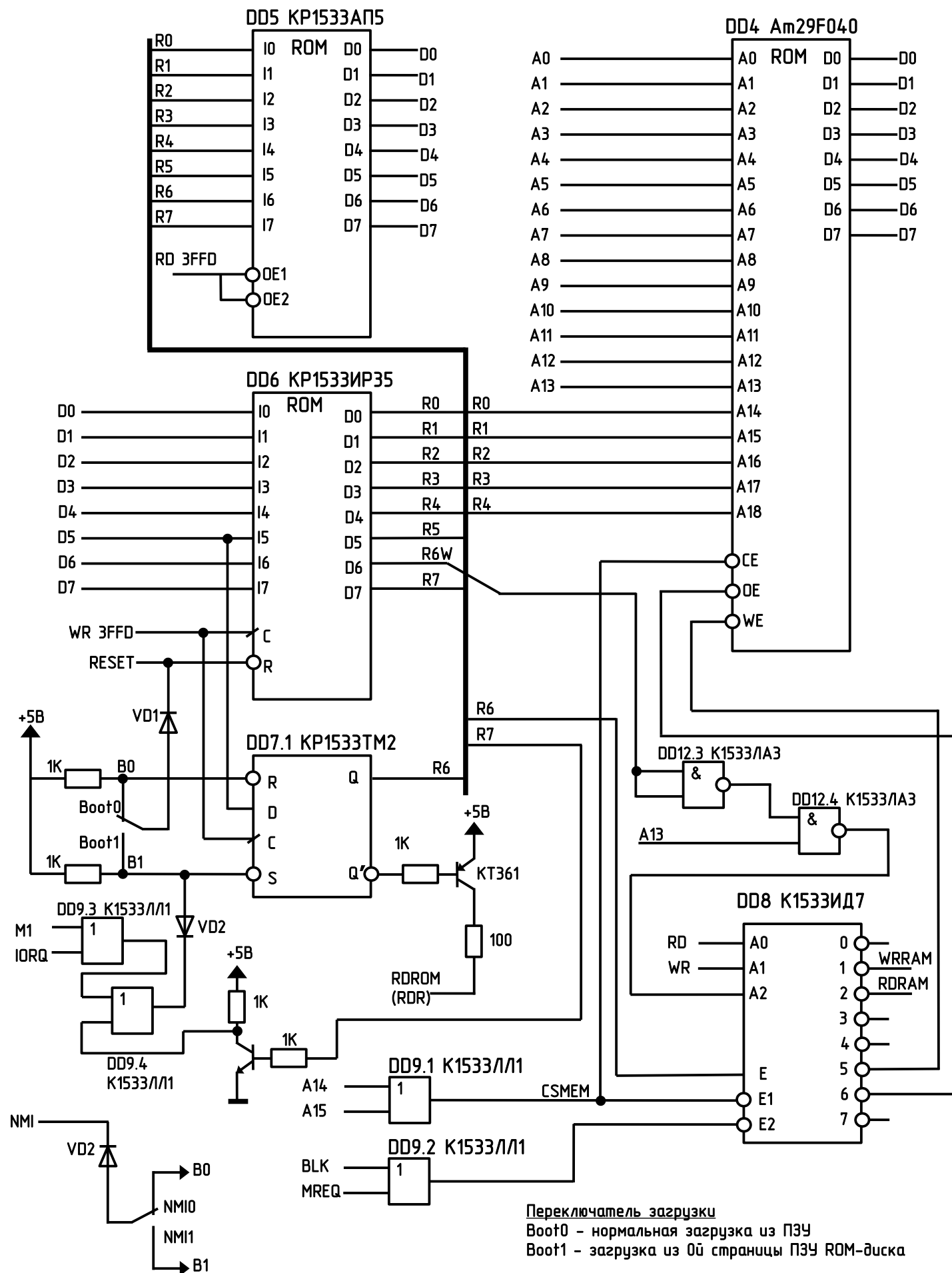
Копии портов 1FFD и 7FFD, доступные для записи и чтения

Копия порта 1FFD
DD10 KP1533IP23



Копия порта 7FFD
DD11 KP1533IP23





Переключатель NMI

NMIO - Сигнал NMI обрабатывается штатно
NMI1 - Сигнал NMI обрабатывается программой в текущей странице ROM-диска

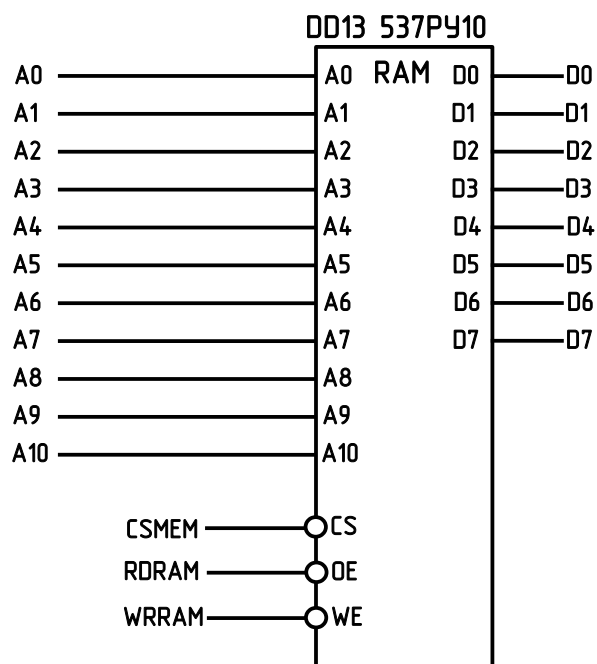
Переключатель загрузки

Boot0 - нормальная загрузка из ПЗУ
Boot1 - загрузка из 0й страницы ПЗУ ROM-диска

Биты порта 3FFD

Биты 0..4 (R/W) - разряды адреса 14-18 ROM-диска
Бит 5 - (R/W) - 1-включение ROM-диска, 0-отключение
Бит 6 (R) - состояние ROM-диска (1-вкл, 0-откл)
Бит 6 (W) - 0 - RAM с адреса 0x2000 1-ROM
Бит 7 (RW) - 1-включать стр. ROM-диск по INT

Модуль теневого ОЗУ 2К



Модуль теневого ОЗУ предназначен для сохранения данных монитора. Теневое ОЗУ имеет размер 2К, достаточный для сохранения всех регистров процессора и других данных для восстановления контекста прерванной программы.

Включение теневого ОЗУ производится при записи в порт 3FFD бита 6, равного 0. После сброса теневое ОЗУ включено.

Теневое ОЗУ (когда оно включено) занимает адреса памяти 0x0000 - 0x3FFF, т. е. Верхнюю половину 0-го окна памяти процессора (A13=1, A15=A15=0).

Т.к. теневое ОЗУ имеет размер 2К, то есть 0x800 байт, то в адресном пространстве располагается четыре идентичных «отражения» ОЗУ по адресам 0x2000-0x27FF, 0x2800-0x3000, 0x3000-0x37FF, 0x3800-0x3FFF.

Для отключения теневого ОЗУ необходимо записать в бит 6 порта 3FFD единицу. При этом все адресное пространство 0x0000-0x3FFF (окно памяти 0) будет занимать текущая страница ROM-диска.

Отметим, что если в окно 0 процессора включена 0я страница ОСНОВНОГО ОЗУ (сигнал шины BLK активен) - то ни ROM-диск, ни теневое ОЗУ доступно не будет.

КОНФИГУРАЦИЯ ПОСЛЕ СБРОСА

При появлении сигнала RESET, в регистр конфигурации 3FFD записывается 0, что означает:

- текущая страница ROM-диска - нулевая;
- теневое ОЗУ включено;
- обработка сигнала INT запрещена.

Стартовать из основного ПЗУ или из 0й страницы ROM-диск определяет положение переключателя Boot0/1.

Включать текущую страницу теневого ОЗУ для обработки NMI или нет - определяет переключатель NMIO/1.